



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11284188 A**(43) Date of publication of application: **15.10.99**

(51) Int. Cl.

H01L 29/786
G02F 1/136
H01L 21/336

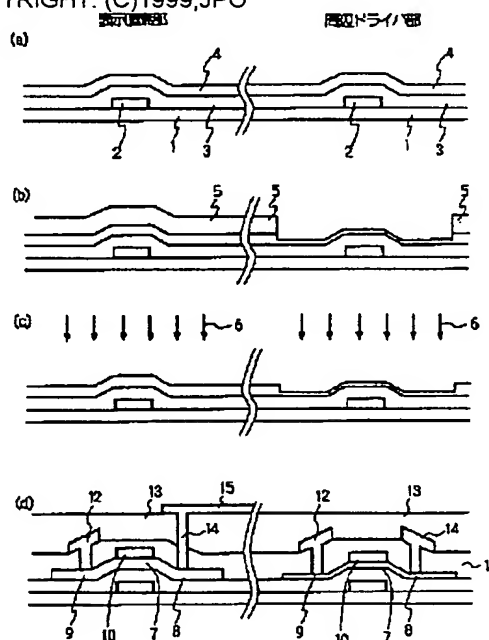
(21) Application number: **10083626**(22) Date of filing: **30.03.98**(71) Applicant: **SANYO ELECTRIC CO LTD**(72) Inventor: **NISHIKAWA RYUJI****(54) THIN FILM TRANSISTOR, MANUFACTURE OF THE SAME AND DISPLAY DEVICE****(57) Abstract:**

PROBLEM TO BE SOLVED: To provide TFT to which different electrode field shift degrees are requested on the same substrate, by constituting a plurality of thin film transistors of thin film transistors provided with active layers having prescribed thickness, and thin film transistors provided with active layers having thickness different from prescribed thickness.

SOLUTION: A gate electrode 2 formed of high melting point metal, a gate insulating film 3 formed of a SiN film and a SiO₂ film and an amorphous silicon film 4 are sequentially formed on an insulating substrate 1. A resist pattern 5 is formed so that it covers an area except for an area where the amorphous silicon film 4 of a peripheral driver part area is formed. The amorphous silicon film 4 of a peripheral driver part is etched and the thickness of the amorphous silicon film 4 of the peripheral driver part becomes thinner than that of the amorphous silicon film of a display picture element part. The resist pattern 5 is removed and the amorphous silicon films 4 of the display picture element part and the peripheral driver part are irradiated with laser

beams 6. Then, a polycrystalline silicon film is obtained and an active layer is constituted.

COPYRIGHT: (C)1999,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-284188

(43) 公開日 平成11年(1999)10月15日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 29/786

H 0 1 L 29/78

6 1 2 B

G 0 2 F 1/136

5 0 0

G 0 2 F 1/136

5 0 0

H 0 1 L 21/336

H 0 1 L 29/78

6 1 8 D

6 2 7 G

審査請求 未請求 請求項の数 4 O L (全 5 頁)

(21) 出願番号

特願平10-83626

(22) 出願日

平成10年(1998) 3月30日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通 2 丁目 5 番 5 号

(72) 発明者 西川 龍司

大阪府守口市京阪本通 2 丁目 5 番 5 号 三

洋電機株式会社内

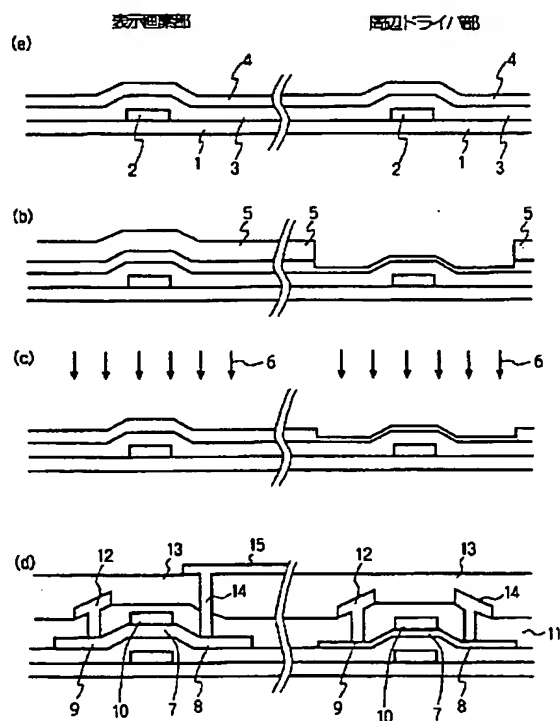
(74) 代理人 弁理士 安富 耕二 (外 1 名)

(54) 【発明の名称】 薄膜トランジスタ、薄膜トランジスタの製造方法及び表示装置

(57) 【要約】

【課題】 T F T の能動層の厚みを所望とする電界移動度が得られる厚みとすることにより、異なる特性を要求される T F T を同一基板上に実現することができるとともに、開口率の高い T F T 、その製造方法及び表示装置を提供する。

【解決手段】 同一基板 1 上に表示画素を駆動する表示画素部の T F T と、表示画素の周辺に表示画素部の T F T を駆動する周辺ドライバ部の T F T とを形成し、その周辺ドライバ部の T F T の能動層厚みをエッチングにより表示画素部の T F T の能動層厚みよりも薄くする。



【特許請求の範囲】

【請求項 1】 同一基板上に形成してなる複数の薄膜トランジスタであって、該複数の薄膜トランジスタは、所定の厚みを有する能動層を備えた薄膜トランジスタと、前記所定の厚みと異なる厚みを有する能動層を備えた薄膜トランジスタから成っていることを特徴とする薄膜トランジスタ。

【請求項 2】 同一基板上に、複数の表示画素と、該表示画素を駆動する第 1 の薄膜トランジスタと、前記表示画素の周辺に第 1 の薄膜トランジスタを駆動する第 2 の薄膜トランジスタとを備えて成り、前記第 1 の薄膜トランジスタの能動層の厚みが第 2 の薄膜トランジスタの能動層の厚みよりも厚いことを特徴とする表示装置。

【請求項 3】 基板上に非晶質半導体膜を形成する工程と、該非晶質半導体膜の一部を被覆物によって被覆領域を形成する工程と、該被覆領域以外の非晶質半導体膜をエッチングして薄くする工程と、前記被覆物を除去する工程と、前記被覆領域及び非被覆領域にレーザを照射して多結晶化して能動層とする工程とを含む薄膜トランジスタの製造方法。

【請求項 4】 基板上に非晶質半導体膜を形成する工程と、該非晶質半導体膜の一部を被覆物によって被覆領域を形成する工程と、該被覆領域以外の非晶質半導体膜上に非晶質半導体膜を更に積層する工程と、前記被覆物を除去する工程と、前記被覆領域及び非被覆領域にレーザを照射して多結晶化して能動層とする工程とを含む薄膜トランジスタの製造方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、薄膜トランジスタ (Thin Film Transistor、以下、「TFT」と称する。) に関し、特に電界移動度を容易に制御できる TFT に関する。

【0002】

【従来の技術】 近年、同一基板上に TFT を複数設けた表示装置、例えばアクティブマトリクス型液晶表示装置 (Liquid Crystal Display、以下、「LCD」と称する。) のドライバ素子及び表示画素駆動素子として用いたいいわゆるドライバー体型 LCD の開発が進められている。

【0003】 以下に従来のドライバー体型 LCD について説明する。図 5 に従来のドライバー体型のブロック図を示す。絶縁性基板 1 の中央部付近には表示電極がマトリクス状に配列された表示画素部が設けられており、その表示電極はそれぞれの表示画素に設けられた TFT のソース電極と接続されている。即ち表示画素部の各表示電極は TFT によって駆動されている。

【0004】 また、表示画素部の周辺には表示画素部の TFT に走査信号及び映像信号を供給する X 軸ドライバ及び Y 軸ドライバからなる周辺ドライバ部が設けられて

いる。この周辺ドライバ部はシフトレジスタから成っており、そのシフトレジスタも TFT から成っている。こうして表示画素部及び周辺ドライバ部にはそれぞれ TFT が設けられている。

【0005】 ところで、これらの TFT のうち、周辺ドライバ部を構成する TFT は、高速信号処理が必要なことから高電界移動度、即ち高いオン電流が要求されるため、この高速処理のための高電界移動度を優先する必要がある。そのため、表示画素部及び周辺ドライバ部の TFT が同じ半導体膜、例えば多結晶シリコン膜を能動層として用いて形成される場合には周辺ドライバ部のオン電流が高くなるように能動層の多結晶化が行われることになる。

【0006】

【発明が解決しようとする課題】 ところが、そうするとオン電流が高い反面、オフ電流も高くなってしまふ。従って表示画素部の TFT はリーク電流が発生することになる。そこでこのリーク電流を防止するために、図 6 に示すように 1 つの TFT に 2 つのゲートを設けて抵抗を高くしたいいわゆるダブルゲート電極構造を有する TFT 構造とすることが提案されている。

【0007】 しかし、1 つの表示画素にゲートが 2 つ形成されると、表示画素に対する表示領域の割合、即ち開口率が低下してしまうという欠点があると同時に、2 つのゲートを形成することから TFT の歩留まりが低下するという欠点があった。なお、周辺ドライバ部の TFT の電界移動度を向上させるために周辺ドライバ部の TFT の能動層を多結晶シリコンで形成し、表示画素部の TFT の能動層を非晶質シリコンで形成することも提案されているが、そのためには表示画素部を駆動させるための配線及びドライバ回路を新たに設ける必要があるもので、表示に関わらない周辺ドライバ部の面積を小さくするいわゆる狭額縁化の妨げになると同時にプロセスの増大となるという欠点もあった。

【0008】 そこで本発明は、上記の従来の欠点に鑑みて為されたものであり、能動層の厚みを複数種類とすることで、異なる電界移動度を要求される TFT を同一基板上に実現することができると同時に、開口率の高い TFT、その製造方法及び表示装置を提供することを目的とする。

【0009】

【課題を解決するための手段】 本発明の TFT は、同一基板上に形成してなる複数の薄膜トランジスタであって、該複数の薄膜トランジスタは、所定の厚みを有する能動層を備えた薄膜トランジスタと、前記所定の厚みと異なる厚みを有する能動層を備えた薄膜トランジスタから成っている。

【0010】 本発明の表示装置は、同一基板上に、複数の表示画素と、該表示画素を駆動する第 1 の薄膜トランジスタと、前記表示画素の周辺に第 1 の薄膜トランジス

タを駆動する第2の薄膜トランジスタとを備えて成り、前記第1の薄膜トランジスタの能動層の厚みが第2の薄膜トランジスタの能動層の厚みよりも厚いものである。

【0011】本発明の薄膜トランジスタの製造方法は、基板上に非晶質半導体膜を形成する工程と、該非晶質半導体膜の一部を被覆物によって被覆領域を形成する工程と、該被覆領域以外の非晶質半導体膜をエッチングして薄くする工程と、前記被覆物を除去する工程と、前記被覆領域及び非被覆領域にレーザを照射して多結晶化して能動層とする工程とを含むものである。

【0012】また、基板上に非晶質半導体膜を形成する工程と、該非晶質半導体膜の一部を被覆物によって被覆領域を形成する工程と、該被覆領域以外の非晶質半導体膜上に非晶質半導体膜を更に積層する工程と、前記被覆物を除去する工程と、前記被覆領域及び非被覆領域にレーザを照射して多結晶化して能動層とする工程とを含むものである。

【0013】

【発明の実施の形態】以下に本発明のTFTについて説明する。図1に本発明のTFTの製造工程断面図を示し、図2に表示画素部のTFTの平面図を示す。図1は、その左側には表示画素部、右側には周辺ドライバ部の製造工程断面図を示している。

【0014】工程1(図1(a))：石英ガラス、無アルカリガラス等からなる絶縁性基板1上に、Cr、Mo等の高融点金属からなるゲート電極2、SiN膜及びSiO₂膜から成るゲート絶縁膜3及び非晶質シリコン膜4を順に形成する。

工程2(図1(b))：周辺ドライバ部領域の非晶質シリコン膜を形成した領域以外が被覆されるようにレジストパターン5を形成する。

【0015】その後、RIE(Reactive Ion Etching：反応性イオンエッチング)等のドライエッチングによって周辺ドライバ部の非晶質シリコン膜をエッチングする。これによって、周辺ドライバ部の非晶質シリコン膜の厚みが表示画素部の非晶質シリコン膜の厚みより薄くする。

工程3(図1(c))：レジストパターン5を除去し、表示画素部及び周辺ドライバ部の非晶質シリコン膜にレーザ6を照射する。このとき、表示画素部と周辺ドライバ部には同時にレーザを照射するので表示画素部と周辺ドライバ部には同一のエネルギーのレーザを照射することになる。そして非晶質シリコン膜を多結晶化して多結晶シリコン膜にする。これがTFTの能動層4となる。

【0016】工程4(図1(d))：その能動層4には、ゲート電極2上方のチャンネル7と、そのチャンネル7の両側にイオン注入されて形成されたソース8及びドレイン9とが設けられている。チャンネル7の上には、ソース8及びドレイン9を形成する際のイオン注入時にチャンネル7にイオンが入らないようにチャンネル7を覆うマス

クとして機能するSiO₂膜から成るストッパ10が設けられる。

【0017】そして、ゲート絶縁膜3、能動層4及びストッパ8上の全面に、SiO₂膜、SiN膜及びSiO₂膜の順に積層された層間膜11を形成する。またドレイン9に対応してその層間膜11に設けたコンタクトホールにAl等の金属を充填してドレイン電極12を形成する。そして全面に例えば有機樹脂からなる平坦化膜13を形成する。

【0018】表示画素部においては、この平坦化膜13のソース8に対応した位置にコンタクトホールを形成し、ソース8にコンタクトしたITO等の透明導電材料から成りソース電極14を兼ねた透明電極である表示電極15を形成する。こうして、同一基板上で能動層の厚みが異なる表示画素部及び周辺ドライバ部の各TFTが完成する。

【0019】なお、図2に示すように、ゲート信号線Gとドレイン信号Dとの交差点付近に、表示電極15を接続したTFTが設けられているが、そのTFTはゲートが1つであるいわゆるシングルゲート構造をなしている。ここで、能動層4の非晶質シリコン膜の厚みと結晶粒径について説明する。図3に照射するレーザの照射エネルギーと結晶粒径との関係を示す。

【0020】同図において、横軸は非晶質シリコン膜に照射するエキシマレーザの照射エネルギーを示し、縦軸はそのレーザの照射エネルギーに応じて形成される結晶粒径を示している。また、図中の黒塗りの四角(■)は非晶質シリコン膜の膜厚が400オングストロームの場合を示し、黒塗りの丸(●)は非晶質シリコン膜の膜厚が350オングストロームの場合を示し、黒塗りの三角(▲)は非晶質シリコン膜の膜厚が300オングストロームの場合を示している。

【0021】同図において、例えばエキシマレーザのエネルギーを595mJとした場合には、非晶質シリコン膜の膜厚が400オングストロームの場合には結晶粒径が190nm程度と小さく、非晶質シリコン膜の膜厚が300オングストロームの場合には結晶粒径が400nm程度に大きくなる。即ち、同じ照射エネルギーにした場合、非晶質シリコン膜の膜厚を小さくした方が結晶粒径が大きくなる。従って、非晶質シリコンの厚みを小さくした方が電界移動度を高くすることができる。

【0022】従来、表示画素部及び周辺ドライバ部のTFTの電界移動度は80平方センチメートル/(ボルト・秒)であったが、表示画素部の非晶質シリコン膜厚みを300オングストロームとし、周辺ドライバ部のそれを400オングストロームとすることによって、表示画素部の電界移動度は40平方センチメートル/(ボルト・秒)に、また周辺ドライバ部は80平方センチメートル/(ボルト・秒)とすることができた。

【0023】このように、高い電界移動度が要求される

周辺ドライバ部のTFTにおいてはそのTFTの能動層の厚みを薄くし、周辺ドライバ部のTFTに比べて低い電界移動度でもよい表示画素部のTFTにおいては能動層の厚みを周辺ドライバ部のそれより厚くすることにより、同時にレーザ照射した場合にも表示画素部及び周辺ドライバ部のTFTの電界移動度を調整することができる。

【0024】また、非晶質シリコンの厚みが厚く電界移動度がそれほど高くない表示画素部のTFTは、その特性、特にリーク電流を小さくすることができるので表示画素部のTFTの電圧保持率を向上させることができるとともに、表示画素部のTFTをダブルゲート構造とする必要がなくなるので表示画素の開口率を向上させることができる。

【0025】なお、上述のTFTをLCDに用いた場合の断面図を図4に示す。TFTの構造は、上述の図1に記載のように、表示画素部の能動層の厚みが周辺ドライバ部の能動層よりも厚い構造であり、またLCDの構造は、そのTFTを備えた絶縁性基板1と、この基板1に対向した対向電極16を有する対向基板17とを周辺をシール接着剤18により接着し、両基板1、17によって形成された空隙に液晶19を充填した構造である。

【0026】なお、本実施の形態においては、TFTの能動層の厚みを2種類とした場合について説明したが、本発明はそれに限定されるものではなく、3種類以上の能動層の厚みであっても良い。また、本実施の形態においては、非晶質シリコン膜を絶縁性基板上に形成し、そして非晶質シリコン膜を薄くする箇所をレジストパターンの開口部としてその開口部をエッチングして薄くした場合を示したが、非晶質シリコン膜を絶縁性基板上に形成し、そして非晶質シリコン膜を厚くする箇所に部分的

に更に非晶質シリコン膜を形成して厚みを制御しても良い。

【0027】

【発明の効果】本発明によれば、TFTの能動層の厚みを所望とする電界移動度が得られる厚みとするだけで、異なる特性を要求されるTFTを同一基板上に実現することができるとともに開口率の高いTFT、その製造方法及び表示装置が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態を示すTFTの製造工程断面図である。

【図2】本発明の実施の形態を示すTFTの平面図である。

【図3】本発明の実施の形態のレーザの照射エネルギーと結晶粒径との関係を示すグラフである。

【図4】本発明の実施の形態を示すLCDの断面図である。

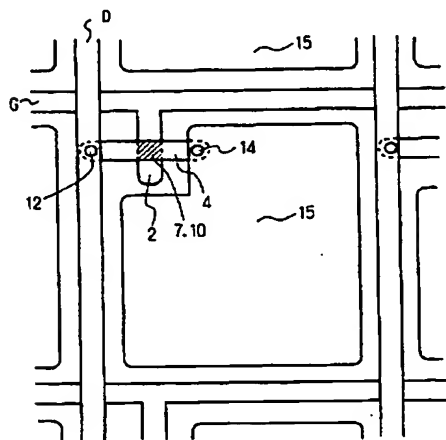
【図5】従来のLCDのブロック図である。

【図6】従来のTFTの平面図である。

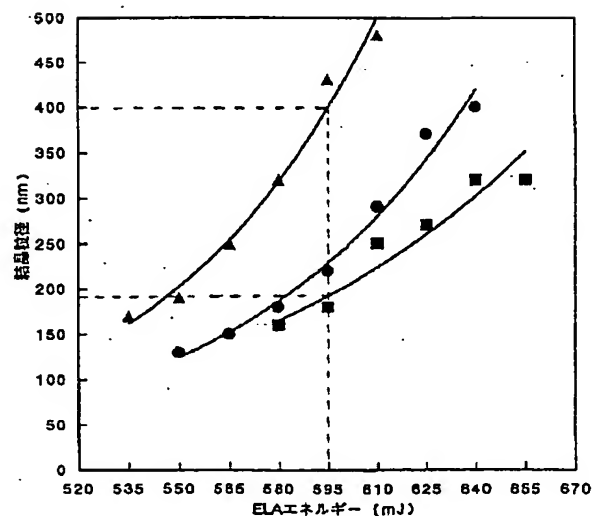
【符号の説明】

1	絶縁性基板
2	ゲート電極
4	能動層
5	レジストパターン
8	ソース
9	ドレイン
7	チャンネル
10	ストッパ
11	層間膜
13	平坦化膜
15	表示電極

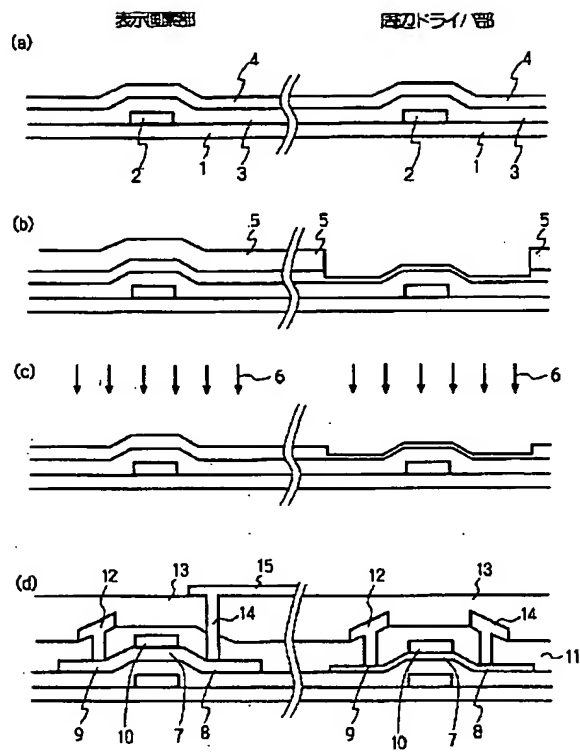
【図2】



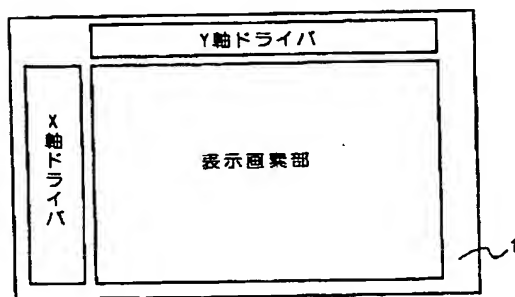
【図3】



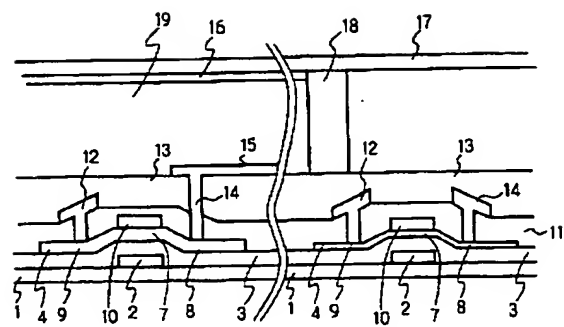
【図 1】



【図 5】



【図 4】



【図 6】

